

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-206875

(43)Date of publication of application : 28.07.1992

(51)Int.Cl.

H01L 29/44

H01L 21/338

H01L 29/812

(21)Application number : 02-337502

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 30.11.1990

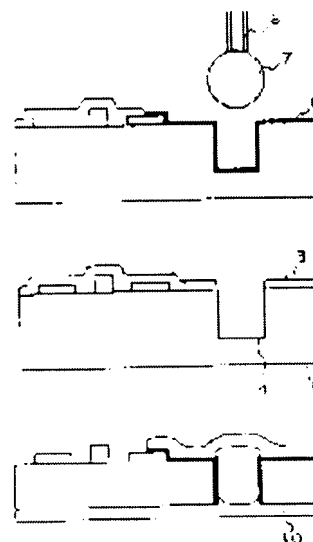
(72)Inventor : MATSUI TERUHITO

(54) MANUFACTURE OF THROUGH HOLE IN SEMICONDUCTOR ELEMENT

(57)Abstract:

PURPOSE: To dissipate heat, which is generated, to a heat dissipation plate mounted on the rear of a semiconductor substrate by a method wherein even if the diameter of a through hole is increased by filling a metal particle in the through hole for grounding use, an inductance component is reduced without opening a hole in the central part of the through hole and the metal particle is completely filled in the through hole.

CONSTITUTION: A hole 4 for through hole use of a prescribed depth is provided in the surface of a GaAs substrate 1, a Yi/Au thin film 6 is formed by sputtering, is lifted off and thereafter, an Au particle 7 having a particle diameter larger than the diameter of a through hole is sucked in a vacuum by a capillary 8, is softened by heating and is inserted in the through hole, whereby the particle 7 is fused to the film 6 and is solidified. Moreover, an Au plating is applied to the upper surface of the particle 7 and an Au-pating film 9 having a sufficient thickness is formed. After that, the side of the rear of the substrate 1 is made thin by polishing up to a prescribed thickness, in which the bottom of the through hole is exposed, an AU plating is similarly applied also to the side of the rear and an Au-plated film 10 is formed.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-206875

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)7月28日

H 01 L 29/44
21/338
29/812

B 7738-4M

7735-4M H 01 L 29/80

U

審査請求 未請求 請求項の数 1 (全6頁)

⑯ 発明の名称 半導体素子の貫通孔製造方法

⑰ 特 願 平2-337502

⑱ 出 願 平2(1990)11月30日

⑲ 発 明 者 松 井 輝 仁 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マ
イクロ波デバイス研究所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体素子の貫通孔製造方法

2. 特許請求の範囲

半導体基板の表面に作製された電子素子と上記半導体基板の裏面との間で電気的に接地させるための導電性を有する貫通孔を形成する方法において、まず上記半導体基板の表面側から貫通孔用の穴を開け、次に蒸着などによりこの孔の底面に第1の金属膜を形成した後、この孔の径より大きい径を有する金属粒を熱し、この孔に挿入し上記金属膜と融着させ、さらに上記半導体基板の裏面側から上記孔の開孔部が露出するまで研磨などにより上記半導体基板を薄く加工し、その後、上記半導体基板の裏面側からめっきなどの方法により、上記金属粒と接触させるように第2の金属膜を形成したことを特徴とする半導体素子の貫通孔製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は半導体基板の表面に製作された電子素子を半導体基板に設けられた貫通孔を利用して電気的に接地する際に、貫通孔内に導電性を有する金属等を充填する半導体素子の貫通孔製造方法に関するものである。

(従来の技術)

第2図は従来の半導体基板の表面と裏面間に形成された導電性を有する貫通孔の断面図で、図において、10はGaAs基板、11は電界効果トランジスタ(以下FETと称す)、12は貫通孔用の穴、13はTi/Auスパッタ膜、14はAuメッキ膜、15は裏面に形成されたAuメッキ膜である。

低化ガリウム(GaAs)などで製作されたMMIC(Monolithic Microwave Integrated Circuit)などの半導体素子の高周波特性を改善するため、半導体素子の裏面に作製された電子素子とこの基板の裏面との間に貫通孔を設け、電気的に接地させることにより(Viahole:バイアホール)、配線の長さを短縮することによって誘導性(インダクタンス)成分を低減させ、より

JP,04-206875,A

☒ STANDARD ☐ ZOOM-UP ROTATION No Rotation

☐ REVERSAL

RELOAD

PREVIOUS PAGE

NEXT PAGE

特開平 4-206875(2)

高い周波数で動作させる方法が利用されている。導電性を待たせて埋地させるためには、この貫通孔を金膜等で埋める必要がある。

次に、この従来の貫通孔の貫通孔の作製方法について説明する。まず、予めG・A・S基板に必要の電子デバイス、例えば、FET等を作製した後、G・A・S基板の表面にフォトリソストを塗布し、写真製版によりパターニングした後、このフォトリソストをエッチングマスクとして、湿式化学エッチングやドライエッチングにより、所定の深さの貫通孔用の穴を開け、さらに貫通孔表面にAuとの接着性を良くするため、Ti／Auスパッタ膜をスパッタ法により形成し、さらに必要な部分以外をフォトリソストで覆った後、めっき法によりAuスパッタ膜を穴内に充填するため厚く形成する。次に、G・A・S基板の表面から貫通孔の底面が露出するまで研磨によりG・A・S基板の厚を所定の厚さまで薄くし、その後表面をめっきによりAuめっき膜を形成する。

図

この発明に係る半導体素子の貫通孔製造方法は、貫通孔内に導電性の物質を充填させる方法としてめっき法を用いず、熱した金属粒を貫通孔に挿入し融着させることにより形成したものである。

〔作用〕

この発明における半導体素子の貫通孔製造方法は、貫通孔より大きい金属粒を使用しているため、径の大きい貫通孔に対しても充分に埋めることができ、中心部に穴が開くこともなく、且つ貫通孔径に対しても融着性があり、また再現性に優れたものが得られる。

〔実施例〕

以下、この発明の一実施例を図について説明する。第1図において、(a)はG・A・S基板、(b)はFET、(c)はエッチングマスク用のフォトリソスト、(d)は貫通孔用の穴、(e)はフォトリソスト2、(f)は貫通孔用の穴内に形成されたTi／Au薄膜、(g)は加熱された金（以下Auと呼ぶ）粒、(h)はAu粒を吸引、加熱、移動させるためのキャピラリ、(i)はG・A・S基板の表面に形成されたAuめっき膜、(j)は表面Auめっき膜である。

図

しかし、貫通孔径が大きくなった場合に、十分なメッキ厚が得られず、中心部に穴が開いてしまうことがある。この場合には半導体チップをパッケージ等にボンディングする際に、はんだ材がこの穴を漏ってG・A・S基板の表面にある電子デバイスを汚染し、デバイスの特性に重大な影響を与えてしまう。

〔発明が解決しようとする課題〕

従来の貫通孔貫通孔は以上のように作製されてきたので、貫通孔の径が大きくなった場合にめっき液を使っているのに、貫通孔内のAuめっきの厚みが充分とでないために、貫通孔内に導電性の金属が完全に充填されず、場合によっては貫通孔の中心部に穴が開いてしまうという問題点があった。

この発明は上記のような問題点を解決するためになされたもので、貫通孔の径が大きくなったとしても完全に導電性の物質で充填できる半導体素子の貫通孔製造方法を得ることを目的とする。

〔課題を解決するための手段〕

図

次に、製造方法について、第1図の各製造工程に従って説明する。まず(a)図のように、予めFET等の電子デバイスが形成されたG・A・S基板の表面に、エッチングマスク用のフォトリソスト(c)を塗布し(b)図)、つぎにドライエッチングにより、所定の深さの貫通孔用の穴を開け(c)図)、後で得るAuの接着性を良くするため、フォトリソスト2(e)でマスクし、さらにTi／Au薄膜をスパッタにより形成し(d)図)、リフトオフ後、貫通孔径より大きい金属粒を持つAu粒(g)をキャピラリ(h)で真空吸引し(i)図)、加熱することによって融けさせ、貫通孔に挿入することによって、Ti／Au薄膜と融着固着させる(j)図)。さらにAu粒の上面にAuめっきを施し、充分な厚さをもつAuめっき膜を形成する(k)図)。その後、G・A・S基板の裏面を研磨により貫通孔底面が露出する所定の厚さまで薄くし(l)図)、裏面側も同様Auめっきを施し、Auめっき膜を形成する(m)図)。

また、貫通孔を金属で完全に充填することは、

図

特開平 4-206875(3)

高周波特性の向上のみならず、熱伝導性も向上させ、高出力で電子素子を動作させる場合にその放熱を助け、特性の劣化を防ぐ効果も合わせて持っている。

なお、上記実施例では金属粉粒を貫通孔に充填する際、大気中で行う方法について述べたが、金属粉を充填後、G・A・S基板を真空中に入れて乾燥する必要がある場合貫通孔内に気泡が残留するので、これを避けるため金属粒を充填する際、真空中で行えばよい。

さらに、上記実施例では金属粒として、Au粒粒を利用する場合についてのべたが、白金(Pt)等、電気伝導性や熱伝導性に優れた他の金属を利用してもよい。

また、上記実施例では貫通孔の形成についてはG・A・S基板に使用する場合を示したが、SiO₂系や他の半導体基板についても同様に適用できる。また貫通孔形成としては基板裏面から形成し埋め込む場合について説明したが、勿論基板裏面側から形成する構造の貫通孔に対しても同様の効果を

奏す。

その他、上記実施例では熱したAu粒粒を貫通孔に挿入する場合について述べたが、予めAu粒を貫通孔内に配設し、G・A・S基板10を加熱することによって充填することも可能である。

〔発明の効果〕

以上のようにこの発明によれば、従来型の貫通孔に金属粒を充填することにより、貫通孔径が大きくなっても中心部に穴が開くことなく、インダクタンス成分を低減させ、また、貫通孔に完全に金属が充填されいることにより、電子素子の動作時に発生する熱を効果的に半導体基板の裏面に取付けられた放熱板に逃すことができるので、再現性に優れ、且つ高周波動作に適した良好な貫通孔を製造方法を得ることが出来る効果がある。

4. 図面の簡単な説明

第1図(a)～(d)はこの発明の一案実施例である半導体素子の貫通孔の製造工程を示す断面図、第2図は従来の半導体素子の貫通孔を示す断面図である。

図において、(1)はG・A・S基板、(2)はシリコン

(a)

(b)

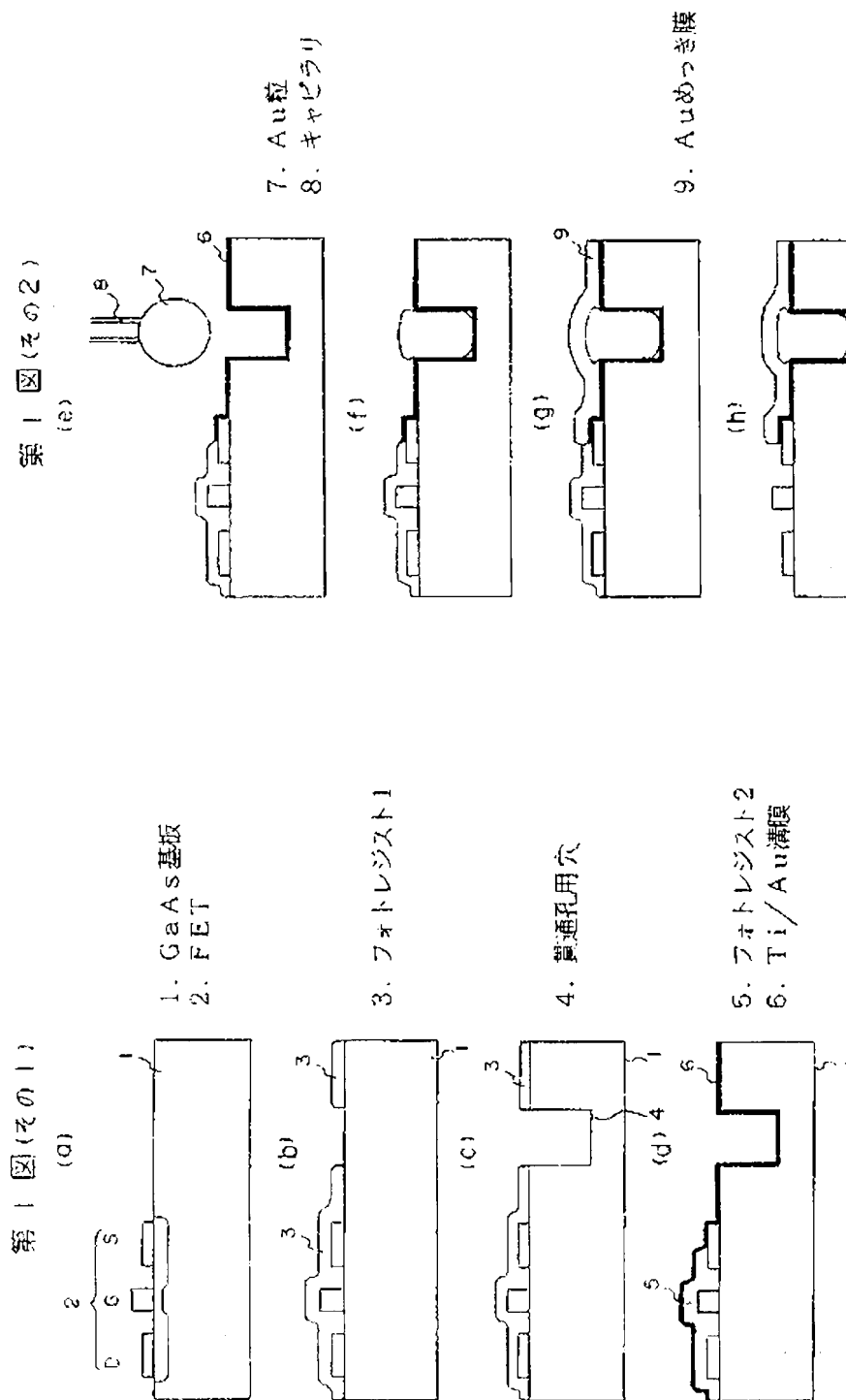
(4)は貫通孔用の穴、(5)はTi/Au膜、(6)は加熱されたAu粒、(7)はAu粒を吸引、加熱、移動させるためのキャピラリ、(8)はAuめっき膜、(9)は裏面Auめっき膜を示す。

なお、図中、同一符号は同一、または相当部分を示す。

代理人 六 岩 勘 雄

(c)

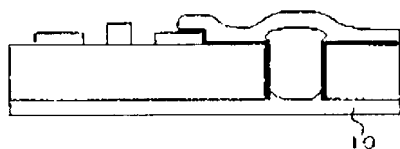
特開平 4-206875(4)



特開平 4-206875(5)

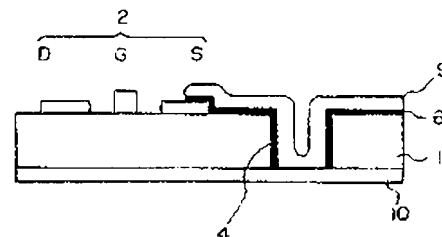
第 1 図(その 3)

(i)



10. 表面Auめっき膜

第 2 図



手 続 補 正 書(自発)

平成 3 年 8 月 18 日

特許庁長官殿

1. 事件の表示 特開平 4-206875 号

2. 発明の名称

半導体素子の貫通孔製造方法

3. 補正をする者

事件との関係 特許出願人
住 所 東京都千代田区丸の内二丁目2番3号
名 称 (601)三菱電機株式会社
代表者 杉 崎 守 男

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
氏 名 (7375)弁護士 大 池 博 雄
(通称 03(3219)3421(特許部))

5. 補正の対象

明細書の発明の詳細な説明の欄、及び図面。

6. 補正の内容

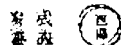
(1)明細書第4頁第12行の「厚みが十分とてな
いために、」を「厚みが十分とれてないために、」
と訂正する。

(2)明細書第8頁第11行の「金膜が充填されえ
いることにより、」を「金膜が充填されていると
により、」と訂正する。

(3)図面中第1図(d)を別紙のとおり訂正する。

7. 添付書類の目録

(1)訂正図面(第1図(d)) 1 通
以 上



特開平 4-206875(6)

第 1 図 (その 1)

